

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

J1002 U.S. PRO
09/821605
03/29/01


別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日
Date of Application:

2000年 3月30日

出願番号
Application Number:

特願2000-095508

出願人
Applicant(s):

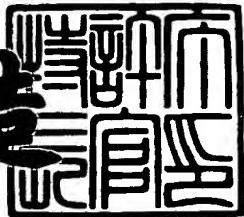
シャープ株式会社

#2
28 SEP 01
R. Tally

2001年 1月19日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3112536

【書類名】 特許願

【整理番号】 00J00354

【提出日】 平成12年 3月30日

【あて先】 特許庁長官 近藤 隆彦 殿

【国際特許分類】 H01L 27/14

【発明の名称】 電荷量検出回路

【請求項の数】 2

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内

【氏名】 高橋 昌之

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内

【氏名】 岡田 久夫

【特許出願人】

【識別番号】 000005049

【氏名又は名称】 シャープ株式会社

【代理人】

【識別番号】 100080034

【弁理士】

【氏名又は名称】 原 謙三

【電話番号】 06-6351-4384

【手数料の表示】

【予納台帳番号】 003229

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

特2000-095508

【物件名】 要約書 1

【包括委任状番号】 9003082

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 電荷量検出回路

【特許請求の範囲】

【請求項1】

電荷検出増幅器の後段に低域フィルタ回路を設け、さらにその後段に電圧増幅回路を設けた電荷量検出回路において、

低域フィルタ回路を構成する要素の一部が、電圧増幅回路を構成する要素の一部を兼務していることを特徴とする電荷量検出回路。

【請求項2】

上記電圧増幅回路の増幅率が増大するにつれて、上記低域フィルタ回路の時定数も増大することを特徴とする請求項1記載の電荷量検出回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、X線センサ等の画像センサ等に用いられる電荷量検出回路に関するものである。

【0002】

【従来の技術】

一般的な2次元行列構造の画像センサの概略の構成を、図13および、本発明を説明するための図である図1ないし図9を用いて説明する。この画像センサは、例えばX線を検出するX線センサとして機能させ、X線診断装置等で用いることができる。

【0003】

図1に示す画像センサ48は、硝子基板50の上に、光電変換層54およびバイアス電極52が形成されて構成されている。光電変換層54は、たとえば非晶質セレン（以下a-S_eと記す）の薄膜などで形成されており、バイアス電極52はX線を透過する金属膜、たとえば金等の導体膜で形成されている。硝子基板50の光電変換層54側の面には、行列上に配置された画素電極56、蓄積容量（画素容量）17およびスイッチ素子18と、走査線（行）10およびデータ線

(列) 12が形成されている。そして、走査線10およびデータ線12は、それぞれ走査駆動器(ゲートドライバ)14および読み取り回路16に接続されている。

【0004】

このように、画像センサ48は、光電変換層54と蓄積容量17とを主体とした、X線等の光子を電荷に変換して蓄積する光電変換部と、その光電変換部からの電荷の信号を読み取る読み取り回路(電荷量検出回路)16とを備えた構成となっている。

【0005】

画素電極56は、スイッチ素子18を介してデータ線12に接続されており、スイッチ素子18のスイッチング動作は走査駆動器14から走査線10を介して供給される電圧により行われる。したがって、スイッチ素子18として一般に用いられる薄膜トランジスタ(以下、TFTと記す)の場合では、TFTのソースは画素電極56に、ドレインはデータ線12に、ゲートは走査線10にそれぞれ接続されることになる。なお、以下ではスイッチ素子18としてはTFTが用いられているものとして説明する。

【0006】

図2は、図1におけるA-A線矢視断面図である。絶縁膜58を介して画素電極56と対向する位置に補助電極60が設けられており、画素電極56との間で蓄積容量17を構成している。この補助電極60は、全画素22において共通の基準電位(V_{ref})となるように配線されている。また、バイアス電極52は画素電極に対して高電圧、例えば数千ボルトを印加できるようになっている。

【0007】

上記のような画像センサ48に、X線光子68がバイアス電極52側から入射すると、バイアス電極52を透過したX線光子68は、光電変換層54において電子と正孔の対を発生させる。ここで、バイアス電極52に正の電圧が印加されているときは正孔が、負の電圧が印加されているときは電子が画素電極56側に移動し、光子68の入射位置に対応する位置にある画素電極56に達する。画素電極56に達した正孔または電子は、蓄積容量17にて保持される。蓄積容量1

7にて保持された正または負の電荷（以下、信号電荷と称す）は、TFTからなるスイッチ素子18がオンとなることでデータ線12に流出し、データ線12に接続された読み取り回路16によってその電荷量（信号電荷量）が読み取られる。

【0008】

走査駆動器14が所定の一本の走査線10にハイの電圧を出力すると、その走査線10に接続された全てのTFTがオン状態になり、各蓄積容量17に保持されている信号電荷が、対応するそれぞれのデータ線12に流出する。走査駆動器14が各走査線10に順次ハイの電圧を出力することで全ての画素電極56のデータが読み取られ、一枚の画像データの読み取りが行われる。

【0009】

上記の画像センサ48に用いられる読み取り回路16に関して説明する。図3は、電荷量の読み取りに使われる電荷検出増幅器（Charge Sensitive Amplifier、以下CSAと称す）20の基本的な構造を示した回路図である。演算増幅器20aの反転入力と出力とは帰還容量20bを介して互いに接続されており、負帰還回路を構成している。また、帰還容量20bと並列にリセットスイッチ20cが接続されており、帰還容量20bに蓄積された電荷を放電してリセットすることができる。データ線12は演算増幅器20aの反転入力に接続されており、非反転入力は基準電位であるGNDに接続されている。

【0010】

図4は、TFTからなるスイッチ素子18と、蓄積容量17とを含めた画素22一つ当たりの読み取りの等価回路図であり、図5は、図4における読み取り動作のタイミングチャートおよびCSA20の出力電位を表すグラフである。図4において、画素22は第*i*行目の走査線10である走査線10*i*および第*j*列目のデータ線12*j*に接続された画素であるものとする。なお、Cd1は、データ線12*j*の容量を表す。図5で、G(*i*)は走査線10*i*に出力される電圧を表し、またRstはリセットスイッチ20cに出力されるリセット信号を表す。

【0011】

読み取り動作は、まずリセットスイッチ20cがオンとなることで開始される

(A期間)。これによりそれ以前の動作で帰還容量20bに蓄積されていた電荷を放電してリセットし、CSA20の出力電位はGNDすなわち0となる。次に、Rstがローになってから(D期間)、G(i)にハイの電圧が出力されてTFTのスイッチ素子18がオンとなり、蓄積容量17に蓄積されていた信号電荷(-Q)がデータ線12jに流出する。演算増幅器20aは、データ線12jに流出した電荷(-Q)が全て帰還容量の入力側の電極に集まるように動作し、その結果、帰還容量の出力側の電極には、等量で逆極性の電荷(+Q)が現れる。結局、CSA20の出力には、信号電荷に対応する電荷であるQを帰還容量20bの容量値で割った電位が現れる(B期間)。この電位を読み取ることで、信号電荷量を電位として検出できる。その後、この行のG(i)にローの電圧が出力されてからしばらくして(C期間)、次の行の読み取り動作のためにRstが再度リセットされ、それに伴いCSA20の出力電位はGNDに戻る。

【0012】

ここで、相関2重サンプリング (Correlated Double Sampling: 以下CDSと略す) と呼ばれる電位読み取り方法について簡単に説明する。もし、図4に示す読み取り回路系が完全であれば、C期間で読み取られた電位は正確に信号電荷量に相当するはずである。しかしながら実際には、リセット後のD期間において、CSA20の出力電位は完全にGNDとはならず、オフセットが存在する。オフセットの原因としては、演算増幅器20a自体の持つフリッカ雑音やオフセット、リセットスイッチ20cやTFT(スイッチ素子18)の開閉に伴うフィードスルーハウジングなどがある。フィードスルーハウジングとは、MOSスイッチに本質的に付随する現象であり、オン時にゲート・ソース間容量とゲート・ドレイン間容量とによって拘束されていたチャネル電荷が、ゲート電圧が下がることによってその拘束を解かれ、ドレインとソースとの回路側に流出する現象である。

【0013】

上記CDSは、図5のsmp1とsmp2とで示したタイミングでCSA20の電位をそれぞれ読み取り、smp2で読み取った電位とsmp1で読み取った電位との差を求ることで、smp1とsmp2との間の期間でのCSA20の電位変動量を正確に求めることができる。CDSを行うことにより、D期間に存

在するオフセットを取り除けるということは、すなわち、D期間におけるオフセットが0という理想回路系において、C期間に1回のみ電位を読み取る場合と等価として扱えるということである。なお、CDSは本発明とは直接的な関係はないので、以下では説明を単純化するため、CDSによって等価として扱える理想回路系において、読み取りをC期間に1回のみ行うものとして説明する。

【0014】

図13に、信号電荷がデジタルデータとして出力されるまでの1入力対応の読み取り回路（単位読み取り回路と称する）の回路構成図を示す。CSAの出力は必要に応じて電圧増幅回路（メインアンプ）（MA）で増幅され、サンプルホールド回路（S/H）にてサンプリングされ保持される。保持されたデータ電圧はマルチプレクサを介してAD（アナログデジタル）変換器（ADC）に入力されデジタル値に変換され、データラッチ回路（DL）にて保持される。なお、マルチプレクサは、1つのADCに複数の入力端子を割り当てるために用いられるものであり、回路の本質的なものではない。したがって、例えば各入力端子に1対1に対応してADCを構成する場合には不要となる。

【0015】

MAは、CSAの出力電圧が小さい場合に、それ以降の回路が動作するのに十分な大きさの電圧範囲にまで信号電圧を増幅するために設けられている。

【0016】

X線撮影装置の一般的な用途である静止画像撮影（撮影モード）の場合には照射するX線の線量が十分に大きい。したがってそのデータの信号電荷量も大きく、CSAに十分大きな電圧が現れるため、MAは必ずしも必要ではない。しかし、動画像を得るために撮影（透視モード）の場合では、秒単位から分単位の期間、X線を照射し続ける必要があり、X線の総照射量を抑えるため、撮影モードより2桁ほど弱いX線が用いられている。したがって、透視モードでの信号電荷量は、撮影モードに比して極めて小さく、MAが必要となる。なお、図13ではMAを1つのブロックで表しているが、増幅率によっては2段以上の構成が用いられることがある。

【0017】

図6に、典型的なMAの構成例を示す。同図はオペアンプの反転増幅回路を用いたものであり、抵抗R_bとR_aの比（R_b/R_a）によって増幅率が決定される。

【0018】

図7に、a-S_e光電変換層のX線量（X線強度）に対する信号電荷量の例を示す。なお、縦軸の絶対的な値は、光電変換層の膜厚、印加するバイアス電圧、画素サイズによって変わる。直線Aは信号電荷量であり、直線Bは量子雑音である。この例の場合、0.1 μRのX線量では信号電荷量は8000 e-rms程度しか発生しないが、線量が30 μRの場合には1,000,000 e-rms程度の信号電荷量が発生することが分かる。なお、1 R（レントゲン）は、1 cm³の空気に単位電荷を発生させるのに必要なX線の放射線量であり、2.58 × 10⁻⁴ C/kgに相当する。また、e-rmsは、rms (root mean square、平方自乗平均、根平均自乗) で表した電子数であり、換言すれば、発生（検出）する電子数の期待値である。ここで、0.1 μRは、透視モードにおける最低線量であり、30 μRは撮影モードにおける最低線量であることを考えれば、透視モードで発生する信号電荷量は、透視モードのそれに対してほぼ1/100程度の大きさとなることが分かる。これをCSAの出力に現れる電圧に換算すれば、帰還容量C_fを10 pFとした場合、それぞれ0.128 mV、1.6 mVとなる。この場合、MAの倍率を100倍程度に設定することで、サンプルホールド回路以降の動作電圧範囲を撮影モードとほぼ同一とすることができる。

【0019】

ところで、発生する量子雑音は、信号電荷量に対して1/2の傾きで増加しており、線量が強くなるほど雑音が相対的に小さくなっていく。一般に撮影モードでは透視モードの300倍程度の線量が使用されており、この場合、撮影モードの量子雑音は透視モードの量子雑音に対して相対的に1/17ほど小さくなるということを意味する。逆に言えば、透視モードにおける雑音は、撮影モードの場合に対してはるかに厳しい対策を必要とすることが分かる。

【0020】

次に、読み出し回路16によって発生する雑音について説明する。

【0021】

C S A (電荷検出増幅器20) を構成する演算増幅器20aは、それ自体が雑音電力を発生する。その主な要因は、演算増幅器20aを構成する素子が発生する熱雑音であり、高い周波数まで伸びた白色雑音として回路に現れる。雑音電力は、回路の周波数帯域の平方根に比例するため、不必要的高域周波数をカットすることで出力雑音を低減することができる。例えば、C S Aからサンプルホールド回路に至る回路系の周波数帯域が10MHzである場合と100kHzである場合とを比較すると、他の条件が同一であれば、雑音電力は前者が後者の10倍大きくなってしまう。したがって、回路系の周波数帯域は不必要に広げないこと、換言すれば、回路の動作に不要な高域周波数はカットすることが望ましい。

【0022】

不必要的高域周波数をカットするためには、低域通過フィルタ(LPF)を用いればよい。LPFを設ける位置としては、雑音理論上、回路のできるだけ上流に設けると効果が大きい。したがって、図8に示す単位読み取り回路のように、C S AとMAの間に設けることが考えられる。

【0023】

【発明が解決しようとする課題】

図9に、最も単純なLPFである一次のLPFの構造を示す。このように一次のLPFは抵抗Rと容量Cによって構成されており、LPFに要する面積がそのままLSIの面積の増大分となってしまう。ところで、センサの画素ピッチは、医療用X線装置の場合、 $150\mu m$ から $100\mu m$ 程度で、データ線や走査線の数は、たとえば1000本から3000本ほどにもなる。図13または図8で示した単位読み取り回路はデータ線ごとに設ける必要があるので、各単位読み取り回路に許されるスペースの幅もこの大きさ以下に限定される。この限定されたスペースにLPFを設けることは必ずしも容易ではなく、また可能であっても、その増大分チップサイズが増大することは避けられないで、その分、製造コストの増大を招くことになる。

【0024】

本発明は、上記課題に鑑みなされたものであり、その目的は、LPFを設ける

ことによるチップサイズの増大を可能な限り圧縮し、かつそれによってチップコストの増大も可能な限り抑えることのできる電荷量検出回路を提供することにある。

【0025】

【課題を解決するための手段】

上記の課題を解決するため、本発明の電荷量検出回路は、電荷検出増幅器の後段に低域フィルタ回路を設け、さらにその後段に電圧増幅回路を設けた電荷量検出回路において、低域フィルタ回路を構成する要素の一部が、電圧増幅回路を構成する要素の一部を兼務していることを特徴としている。

【0026】

上記の構成により、低域フィルタ回路を構成する要素の一部が、電圧増幅回路を構成する要素の一部を兼務している。したがって、その兼務された素子の分だけ、チップサイズを縮小することができる。それゆえ、低域フィルタ回路を設けることによるチップサイズの増大を可能な限り圧縮し、かつそれによってチップコストの増大も可能な限り抑えることができる。

【0027】

また、本発明の電荷量検出回路は、上記の構成に加えて、上記電圧増幅回路の増幅率が増大するにつれて、上記低域フィルタ回路の時定数も増大することを特徴としている。

【0028】

一般に、低域フィルタ回路は、雑音量を低減する効果は直接的で大きいが、検出すべき電圧に誤差を生じさせてしまうという副作用がある。特に、抵抗と容量とからなる一次のフィルタ回路には、パルス入力に対して履歴特性が存在し、パルス入力ごとに微妙に時定数が変化してしまう。その変化の大きさは、特に容量の構造に依存するため一概にはいえないが、時定数が大きくなるほど変化も大きくなってしまう。ここに1つの例を挙げてみると、ダブルポリシリコン構造による容量とC-MOS構造の抵抗とによる場合、 $8 \mu s$ の中心値に対してプラスマイナス1パーセント程度、もしくはそれ以上の変動が観測されるることはよくあることである。電荷量検出回路におけるこの変動は信号電圧の減衰率に影響を与え

るため、検出すべき電圧に誤差、すなわち雑音を生じさせてしまう。すなわち、低域フィルタ回路は、その時定数が大きいほど、周波数帯域の観点からは雑音を低減するが、上記機構によって発生する雑音は逆に増加させてしまうという副作用がある。

【0029】

動画を撮影する透視モードの場合には、信号量と雑音との比であるS/Nが元々小さいため、低域フィルタ回路による雑音低減効果によるS/N上昇の効果のほうが圧倒的に大きい。しかし、静止画を撮影する撮影モードのように、元々のS/Nが透視モードに比較してはるかに大きい場合には、時定数の大きさによつては、低域フィルタ回路によるS/N向上よりも上記機構によって発生する雑音によるS/N劣化のほうが大きくなる場合がある。そのため、透視モードでは低域フィルタ回路の時定数を十分に大きくし、撮影モードの場合には時定数を必要に大きくしないという工夫が必要になる。

【0030】

上記本発明の構成によれば、上記電圧增幅回路の増幅率が増大するにつれて、上記低域フィルタ回路の時定数も増大する。したがって、動画撮影の場合のように信号電荷量が小さく増幅率を大きくしなければならないときは、低域フィルタ回路の時定数を大きくして雑音量を小さくし、一方、静止画撮影の場合のようにデータの信号電荷量が十分に大きく、電圧增幅回路での増幅率が小さくてもよい場合は、低域フィルタ回路の時定数を小さくすることにより、S/Nを最適の値に維持することができる。それゆえ、上記の構成による効果に加えて、撮影状況にかかわらず、雑音が少なくS/Nの良好な高品位の信号電荷検出を行うことができる。

【0031】

本発明の電荷量検出回路は、さらに、上記のように検出した信号電荷をサンプリングおよび保持するためのサンプルホールド回路(S/H)や、保持された信号電荷をアナログディジタル(ADC)変換するためのアナログディジタル変換器(ADC)、1つのアナログディジタル変換器に複数の入力を割り当てるためのマルチプレクサ、ディジタル値に変換された信号電荷を保持するためのデータラ

ッチ回路（D L）等をも備えることができる。

【0032】

【発明の実施の形態】

本発明の実施の一形態について図1ないし図12に基づいて説明すれば、以下の通りである。

【0033】

本実施の形態に係る電荷量検出回路は、図1に示す読み取り回路（電荷量検出回路）16として、画像センサ48に用いられるものである。本実施の形態にかかる画像センサ48や読み取り回路16等の構成は、図1ないし図9を用いてすでに説明した通りである。そのためその説明は省略する。

【0034】

まず、本発明の概念的な構成について述べる。すなわち、本発明の読み取り回路16では、LPF（低域フィルタ回路）を構成する要素を、電圧増幅回路（MA）を構成する要素と共に用いることができる。そのことにより、LPFを構成する要素を減少させることができる。

【0035】

図10（a）に、一つの概念図を示す。同図において、抵抗Raと容量Caにより、LPFが構成されている。また、同図に示す演算増幅器OAおよび容量Ca、Cbにより、MAが構成されている。CaとCbとはMAの増幅率を決定している。つまり、Caは、LPFを構成する容量であると同時にMAを構成する容量でもある。LPFの時定数はRa・Ca、MAの増幅率はCa/Cbとなる。Caを共用することで、LPFを設けたことによる回路の増加はRaのみとなる。ここで、演算増幅器OAの非反転入力端子は仮想短絡の概念によってGNDレベルにある。したがって、反転入力端子の電圧である図10（a）のb点の電圧もGNDとなり、演算増幅器OAの動作として、RaとCaとの接続部の電圧である図10（a）のa点の電圧が-Ca/Cb倍に増幅されて出力される。つまり、図10（a）の回路をブロック図的に表すと、図10（b）のように表される。ただし、本構成の回路においては、Caが、LPFを構成する容量と、MAを構成する容量とで共有されているため、厳密には等価回路は図10（c）

のように表される。図10(a)の構成の回路において、RaとCaとは、入力とGNDとの間に直列に接続されており、RaとCaとは、図9と等価なLPFを構成している。

【0036】

次に、より具体的な構成について述べる。すなわち、図11に、一構成例を示す。同図において、抵抗 R_1 と容量 C_2 、 C_3 とにより、LPFが構成されている。また、同図に示す演算増幅器OAおよび容量 C_1 、 C_2 、 C_3 により、MAが構成されている。同図に示すように、この構成例では、 C_3 を回路に挿入する状態と挿入しない状態とを切り替えられるようになっている。切り替えは、スイッチ SW_2 の制御信号 CT_2 で行う。すなわち、スイッチの制御は、制御回路からの制御信号入力によって行い、例えば、同図において、 CT_2 がハイであればスイッチ SW_2 はa側に、ローであればb側に接続して、 C_3 を回路に挿入するか否かを制御することになる。より具体的には、例えば、透視モード(動画撮影)の場合には CT_2 をハイとして、撮影モード(静止画撮影)の場合には CT_2 をローとする等の方法で制御すればよい。 C_2 は C_1 と値が同じ容量であり、回路に常に挿入されている。スイッチ SW_1 は、 C_1 に充電された電荷を放電して回路を初期状態にするためのスイッチであり、回路を動作させるときはオフ状態で使用する。本スイッチは本発明とは直接には関係しないため以後の説明は省略する。

【0037】

CT_2 がローのとき、 SW_2 はb側に接続されているのでLPFの時定数は $C_2 \cdot R_1$ となり、MAの増幅率は C_2 / C_1 となる。もし $C_2 = C_1$ と設定しておけば、このときの増幅率は1となる。

【0038】

CT_2 がハイのとき、 SW_2 はa側に接続され、 C_3 は C_2 と並列に接続される。そのためLPFの時定数は $(C_2 + C_3) \cdot R_1$ 、増幅率は $(C_2 + C_3) / C_1$ となる。

【0039】

このように、信号レベルが小さくてMAでの增幅が必要な場合には、LPFの

時定数が大きくなるので、出力雑音が低減されると同時に、必要な電圧増幅が得られるということになる。倍率を1として使用するのは上述した撮影モードのときである。先述したように撮影モードのときの信号電荷量は透視モードのときの数十倍以上あるので、L P Fの効果が小さくても条件次第では十分なS/N（信号対雑音比）が得られる。透視モードでも信号検出を可能とするためには、演算増幅器OAはもともと十分に小さな内在雑音の特性とする必要があり、そのような低雑音の演算増幅器を使うかぎり、L P Fが無いかあるいは効果が小さくとも信号電荷量より十分に小さな雑音量となるからである。また、L P Fの時定数が必要以上に大きすぎると、S/Nがかえって悪化してしまうことがあるのは前述した通りである。

【0040】

図12に、別の構成例を示す。同図において、抵抗 R_1 と容量 C_2 、 C_3 、 C_4 により、L P Fが構成されている。また、同図に示す演算増幅器OAおよび容量 C_1 、 C_2 、 C_3 、 C_4 により、MAが構成されている。同図に示すように、この構成では、MAの増幅率を多段に切り替えられる構成となっている。SW₂とSW₃とがともにa側に接続されれば、MAの増幅率は $(C_2 + C_3 + C_4) / C_1$ となる。またその時L P Fの時定数は $(C_2 + C_3 + C_4) \cdot R_1$ となる。なお、SW₂のみがa側のときは増幅率は $(C_2 + C_3) / C_1$ で時定数が $(C_2 + C_3) \cdot R_1$ となり、SW₃のみがa側のときは増幅率は $(C_2 + C_4) / C_1$ で時定数が $(C_2 + C_4) \cdot R_1$ となる。また、SW₂、SW₃とともにb側であれば、増幅率は C_2 / C_1 で時定数が $C_2 \cdot R_1$ となる。

【0041】

このように、この例では、増幅率が C_2 / C_1 、 $(C_2 + C_3) / C_1$ 、 $(C_2 + C_4) / C_1$ 、 $(C_2 + C_3 + C_4) / C_1$ の間で切り替えられ、増幅率に応じ、時定数がそれぞれ $C_2 \cdot R_1$ 、 $(C_2 + C_3) \cdot R_1$ 、 $(C_2 + C_4) \cdot R_1$ 、 $(C_2 + C_3 + C_4) \cdot R_1$ のように切り替わるようになっている。増幅率を高くする必要があるときは信号電荷量が小さいときであり、そのときほどL P Fの時定数が大きくなるようになっている。それにより、信号量が小さい時ほど雑音量を小さくすることができます。なお、図11の構成と同様に撮影モードの

時のように増幅率を1としたいときは、 $C_2 = C_1$ と設定しておけばよい。

【0042】

なお、本発明では、電荷量検出回路は、電荷検出アンプの後段に低域フィルター回路を設け、さらにその後段に電圧増幅回路を設けた回路において、低域フィルター回路を構成する要素の一部が電圧増幅回路を構成する要素の一部を兼務するように構成してもよい。

【0043】

また、電荷量検出回路は、上記構成において、低域フィルタ回路は1次のフィルタ回路であり、その兼務する要素が容量であるように構成してもよい。

【0044】

また、電荷量検出回路は、上記構成において、低域フィルタ回路は1次のフィルタ回路であり、その兼務する要素が抵抗であるように構成してもよい。

【0045】

また、電荷量検出回路は、上記構成において、電圧増幅回路の倍率が外部からの制御信号によって制御可能であり、かつその増幅率に対応して低域フィルタ回路の時定数も変化するように構成してもよい。

【0046】

また、電荷量検出回路は、上記構成において、電荷検出増幅器とその後段の電圧増幅回路を構成する演算増幅器の反転入力端子との間に直列に抵抗（図12の R_1 ）と容量（図12の C_2 ）が構成され、該反転入力端子には更に1つ以上の容量（ C_3 、 C_4 ）が接続されており、該容量の他方の電極はスイッチを介して C_2 と並列に回路に接続できるように構成してもよい。

【0047】

また、電荷量検出回路は、上記構成において、 C_3 、 C_4 が並列接続されない時は、そのスイッチ側の電極がその後段の演算増幅器の非反転入力端子と同一の電位にLSI内部にて接続されているように構成してもよい。

【0048】

また、電荷量検出回路は、上記構成において、 C_2 と C_1 が同じ値に設定されているように構成してもよい。

【0049】

本発明の1次的な効果は、信号読み出しLSIにLPFを容易に構成可能として、それによって、低雑音の信号読み出しLSIの製造を容易にすることである。また、2次的には、LPFを設けることによるチップサイズの増大を抑え、コストアップを圧縮できることである。

【0050】

本発明においては、動画撮影の場合のようにデータの信号電荷量が小さく、増幅率を大きくしなければならないときは、LPFの時定数を大きくして雑音量を小さくし、一方、静止画撮影の場合のようにデータの信号電荷量が十分に大きく、増幅率が小さくてもよいときは、LPFの時定数を小さくすることにより、S/Nを最適の値に維持することができる。それゆえ、撮影状況にかかわらず、雑音が少なくS/Nの良好な高品位の信号電荷検出を行うことができる。

【0051】

また、LPFの時定数が大きいと、サンプルホールド回路でMAの出力をサンプリングするタイミングによっては、電圧が十分に定常状態に至らないという場合も生じる。サンプリングするまでの時間を十分長くすれば定常状態に達するが、データを読み込むのにかかる時間がその分長くなってしまうという欠点が生じる。また、時間が長くなると、漏れ電流などによる信号電圧の喪失率も増加するので、その点からもS/Nを下げてしまうことになる。本発明は、LPFの時定数を不必要に大きくすることがないので、その点からも効果がある。

【0052】

【発明の効果】

以上のように、本発明の電荷量検出回路は、低域フィルタ回路を構成する要素の一部が、電圧増幅回路を構成する要素の一部を兼務している構成である。

【0053】

これにより、その兼務された素子の分だけ、チップサイズを縮小することができるので、低域フィルタ回路を設けることによるチップサイズの増大を可能な限り圧縮し、かつそれによってチップコストの増大も可能な限り抑えることができるという効果を奏する。

【0054】

また、本発明の電荷量検出回路は、上記の構成に加えて、上記電圧增幅回路の増幅率が増大するにつれて、上記低域フィルタ回路の時定数も増大する構成である。

【0055】

これにより、動画撮影の場合のようにデータの信号電荷量が小さく、増幅回路での増幅率を大きくしなければならない場合は、低域フィルタ回路の時定数を大きくして雑音量を小さくし、一方、静止画撮影の場合のようにデータの信号電荷量が十分に大きく、電圧增幅回路での増幅率が小さくてもよい場合は、低域フィルタ回路の時定数を小さくすることにより、S/Nを最適の値に維持することができる。それゆえ、上記の構成による効果に加えて、撮影状況にかかわらず、雑音が少なくS/Nの良好な高品位の信号電荷検出を行うことができるという効果を奏する。

【0056】

また、低域フィルタ回路（LPF）の時定数が大きいと、サンプルホールド回路で電圧増幅回路（MA）の出力をサンプリングするタイミングによっては、電圧が十分に定常状態に至らないという場合も生じる。サンプリングするまでの時間を十分長くすれば定常状態に達するが、データを読み込むのにかかる時間がその分長くなってしまうという欠点が生じる。また、時間が長くなると、漏れ電流などによる信号電圧の喪失率も増加するので、その点からもS/Nを下げてしまうことになる。本発明は、低域フィルタ回路の時定数を必要に大きくすることがないので、その点からも効果がある。

【図面の簡単な説明】

【図1】

本発明に係る電荷量検出回路を備えたX線センサの構造を示す斜視図である。

【図2】

X線センサの構造を示す、図1におけるA-A線矢視断面図である。

【図3】

電荷検出増幅器の基本回路の構成を示す回路図である。

【図4】

1データ線に対応した画素および電荷検出増幅器の等価回路の構成を示す回路図である。

【図5】

信号電荷の読み取り動作を示す説明図である。

【図6】

演算増幅器を用いた典型的な電圧増幅回路の構成を示す回路図である。

【図7】

a-Se光電変換層の変換特性の1例を示すグラフである。

【図8】

LPFを設けた1入力対応の単位読み取り回路の回路構成を示すブロック図である。

【図9】

1次の低域フィルタ回路の構成を示す回路図である。

【図10】

図10(a)は、1次の低域フィルタ回路および電圧増幅回路の構成を示す回路図であり、図10(b)は、図10(a)の構成をブロック図的に示す回路図であり、図10(c)は、図10(a)の構成の厳密な等価回路をブロック図的に示す回路図である。

【図11】

1次の低域フィルタ回路および電圧増幅回路の構成を示す回路図である。

【図12】

1次の低域フィルタ回路および電圧増幅回路の構成を示す回路図である。

【図13】

従来の1入力対応の単位読み取り回路の回路構成を示すブロック図である。

【符号の説明】

10 走査線

10i 走査線

12 データ線

1 2 j データ線
 1 4 走査駆動器
 1 6 読み取り回路（電荷量検出回路）
 1 7 蓄積容量
 1 8 スイッチ素子
 2 0 電荷検出増幅器
 2 0 a 演算増幅器
 2 0 b 帰還容量
 2 0 c リセットスイッチ
 2 2 画素
 4 8 画像センサ
 5 0 硝子基板
 5 2 バイアス電極
 5 4 光電変換層
 5 6 画素電極
 5 8 絶縁膜
 6 0 補助電極
 6 8 X線光子
 A D C A D変換器
 C d 1 容量
 C S A 電荷検出増幅器
 C T₂ 制御信号
 D L データラッチ回路
 G (i) 電圧
 L P F 低域フィルタ回路
 M A 電圧増幅回路
 O A 演算増幅器
 R s t リセット信号
 S / H サンプルホールド回路

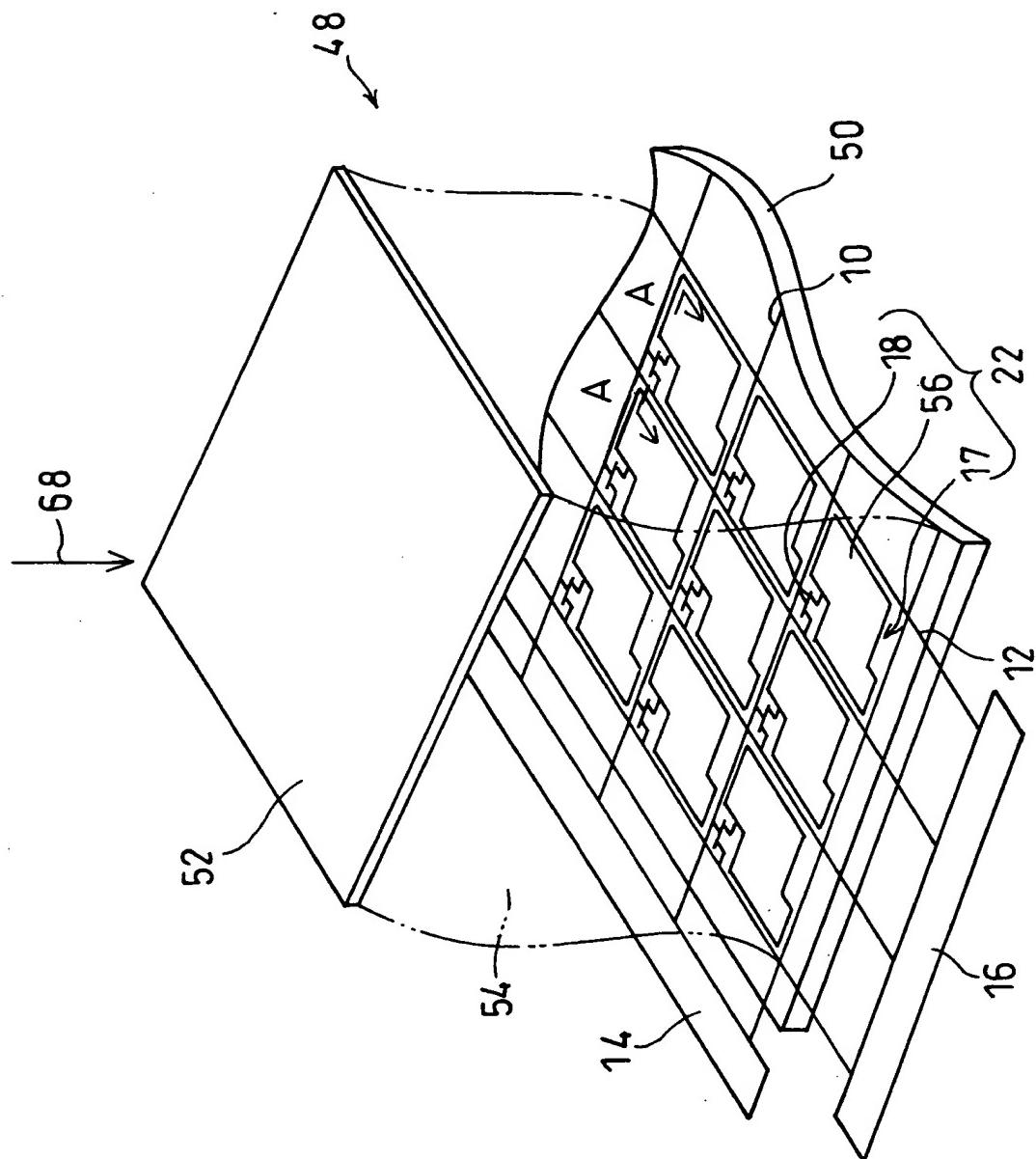
特2000-095508

SW₁、SW₂、SW₃　スイッチ

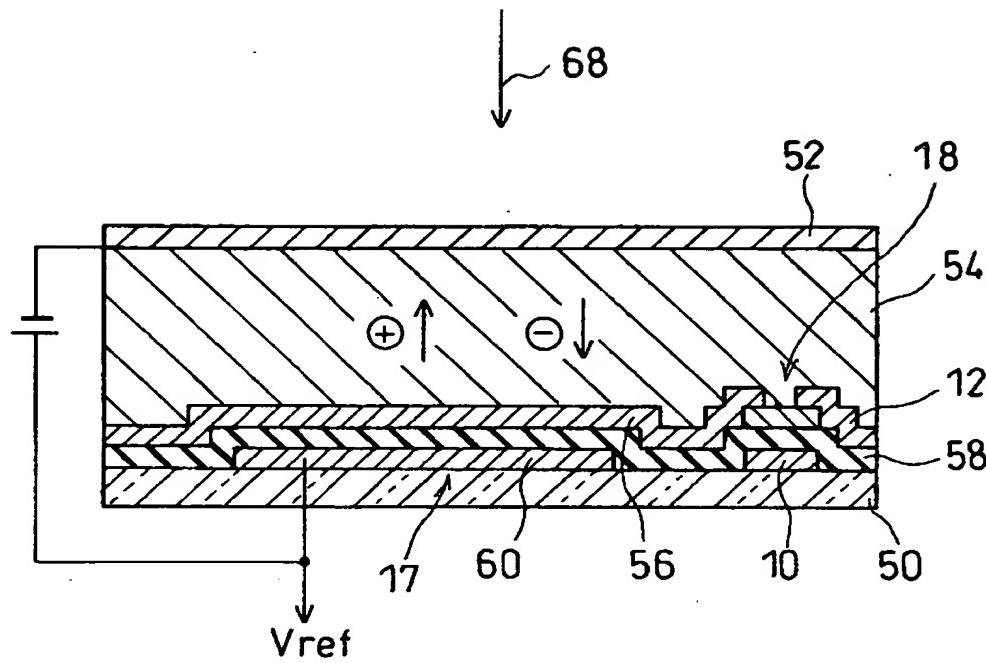
【書類名】

図面

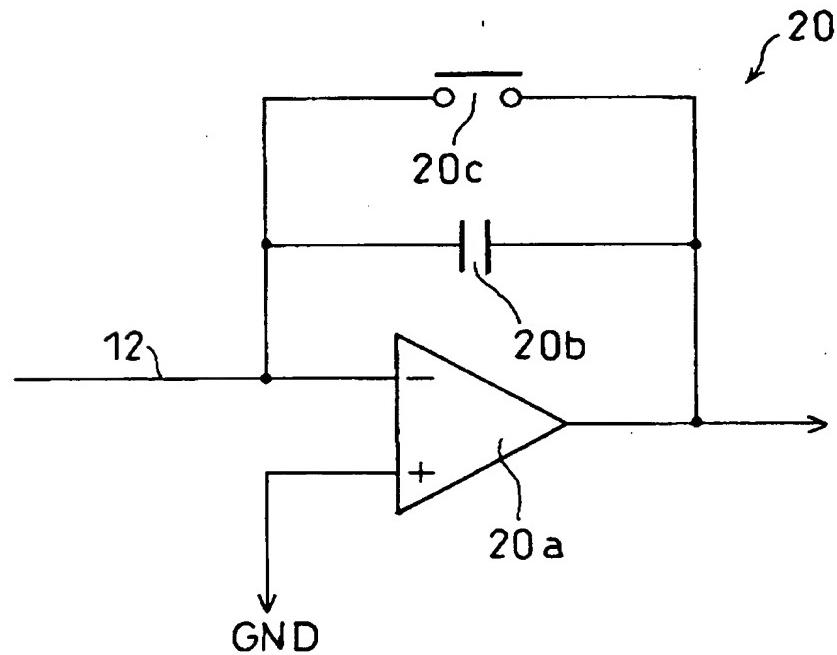
【図1】



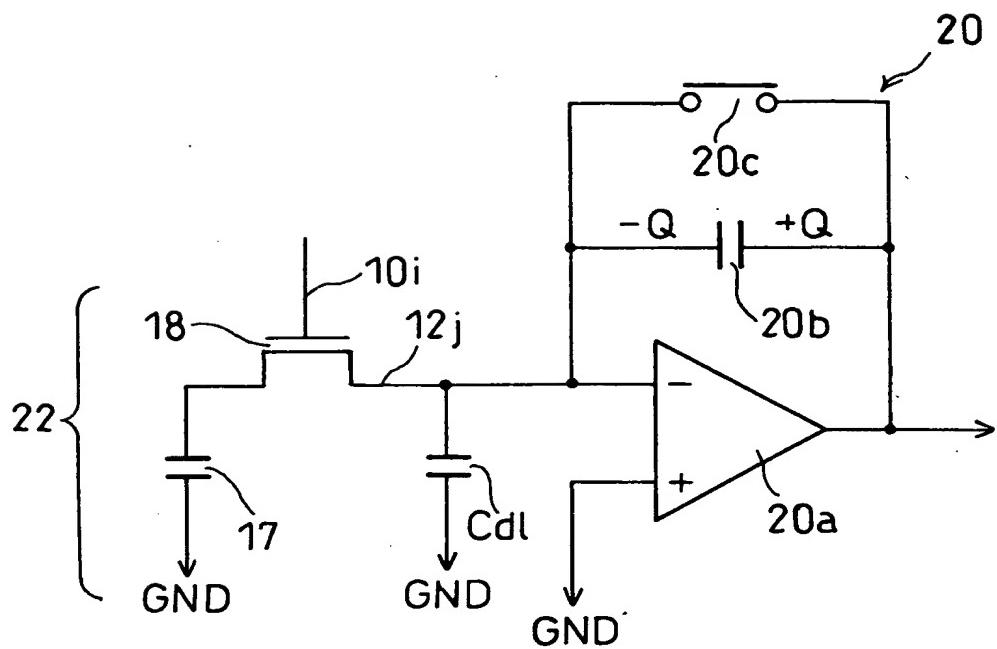
【図2】



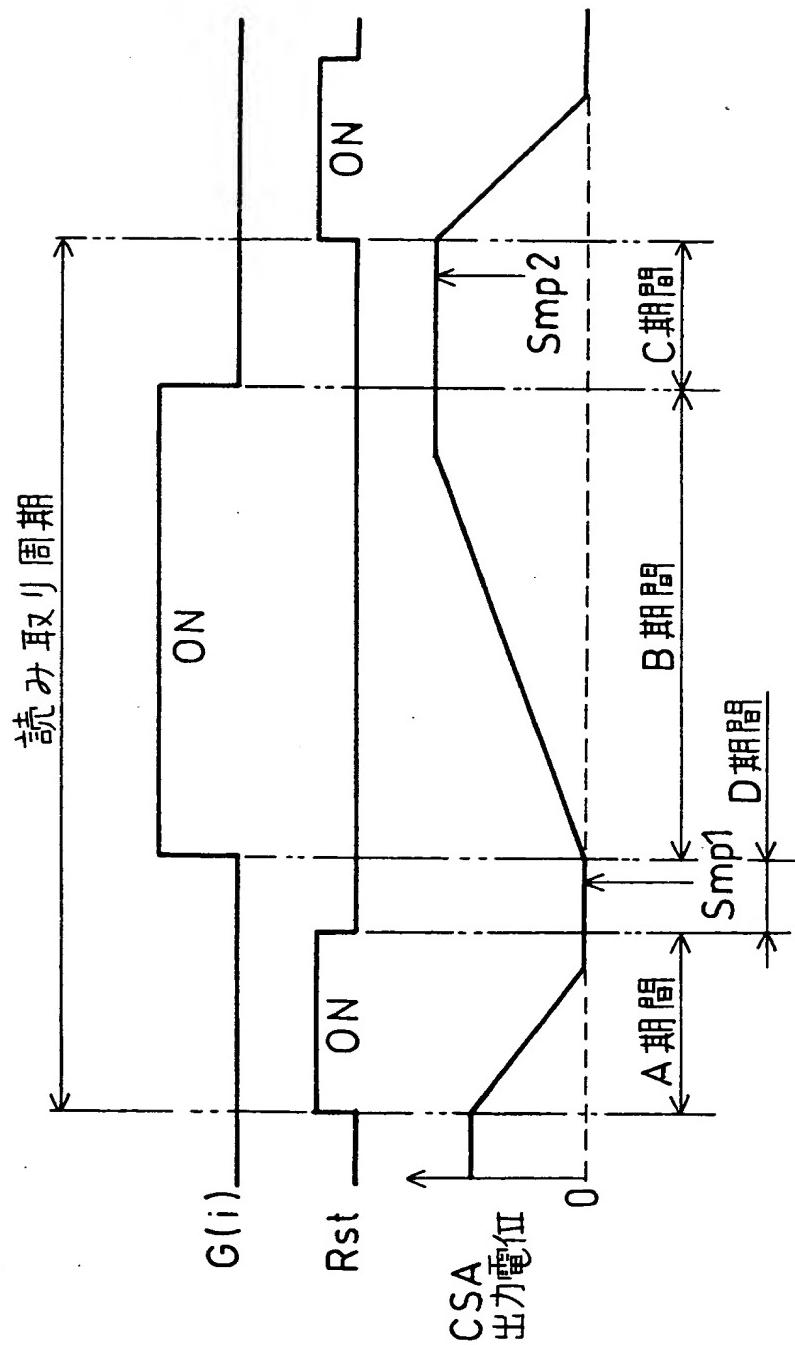
【図3】



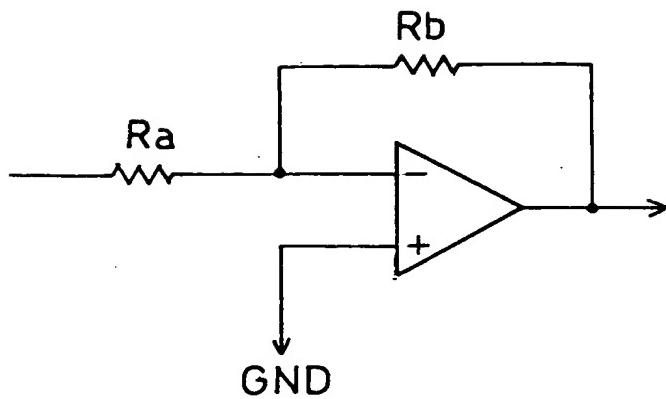
【図4】



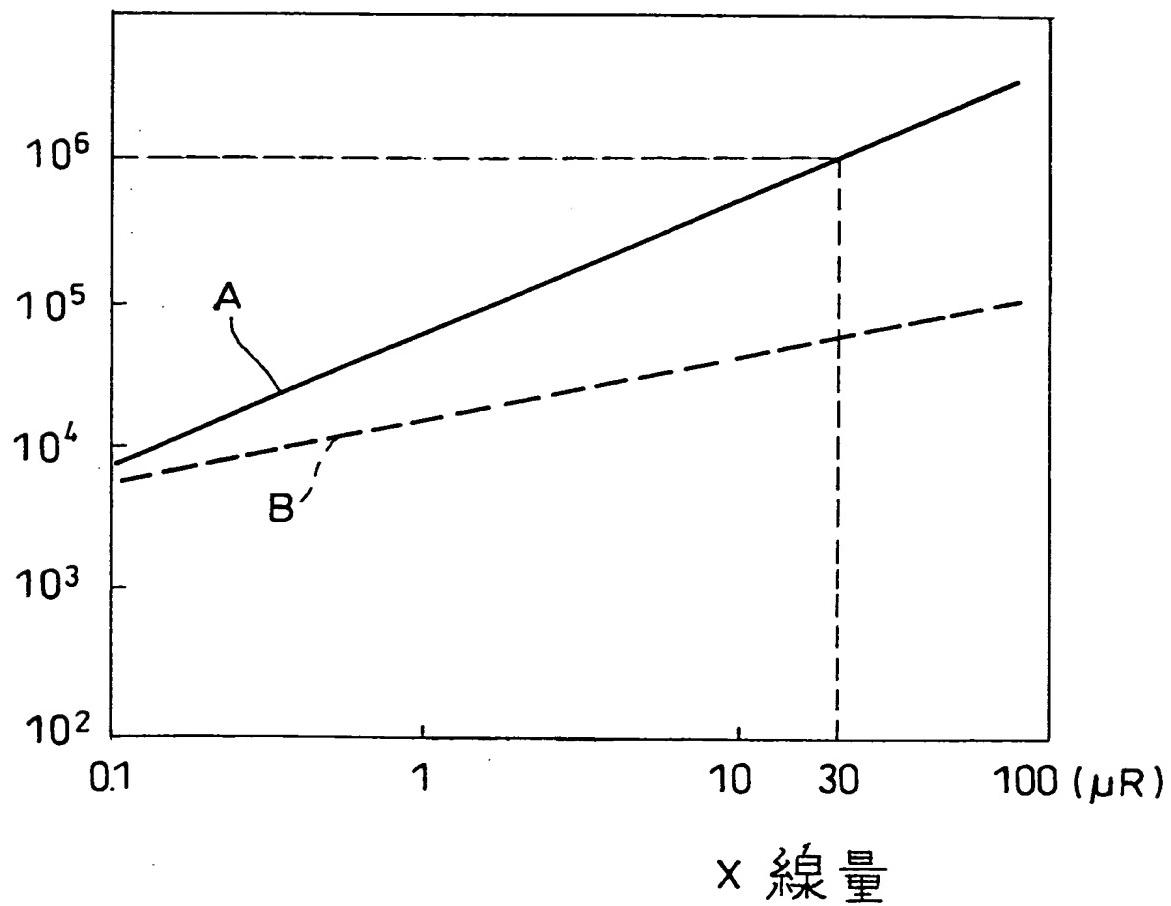
【図5】



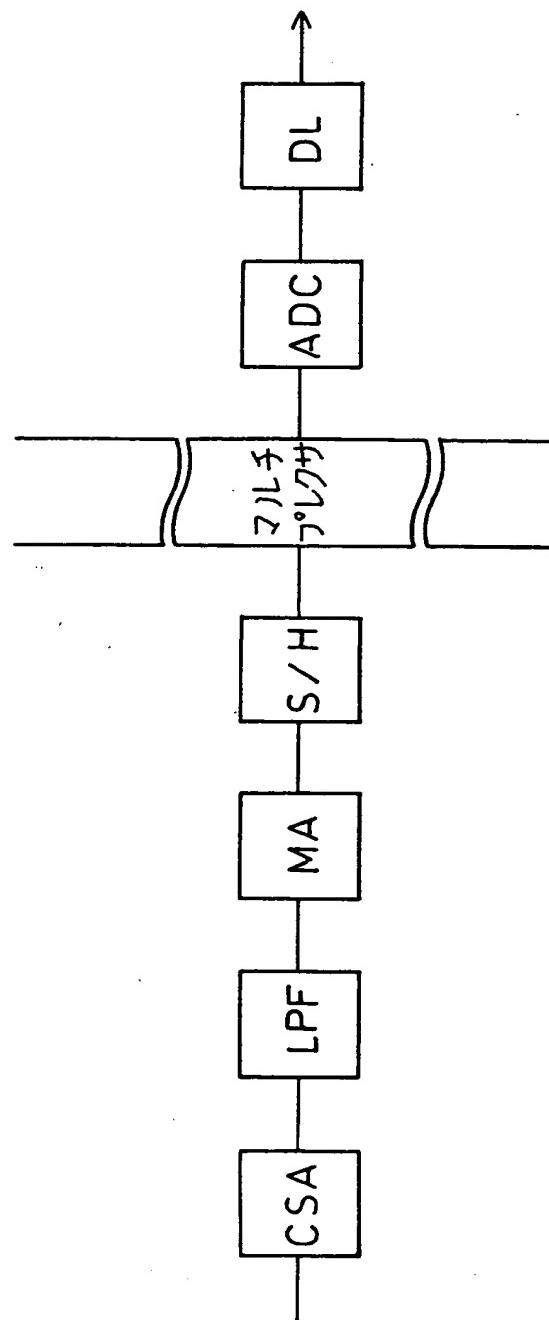
【図6】



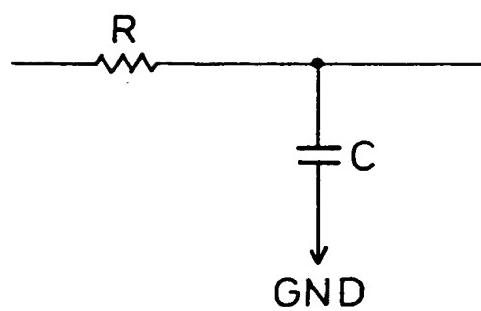
【図7】



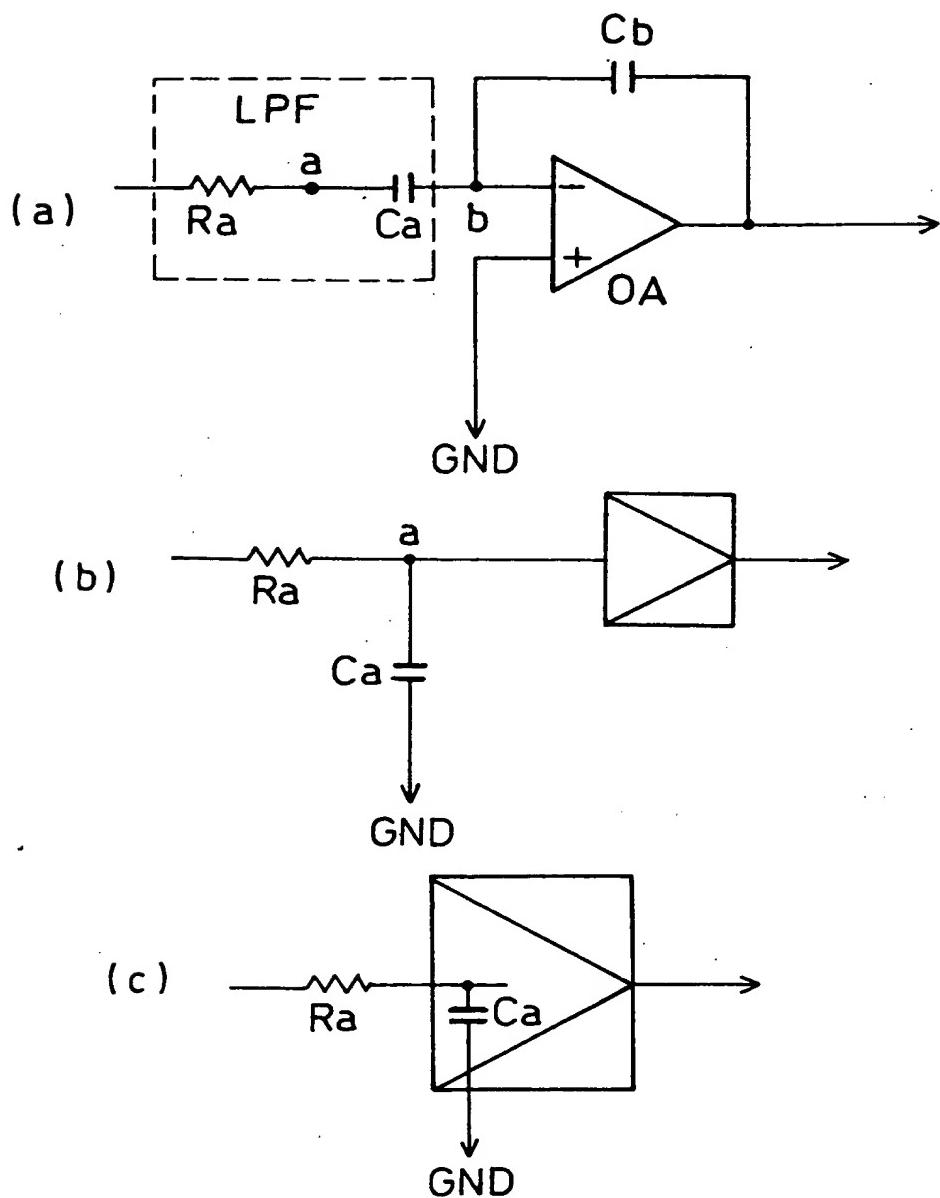
【図8】



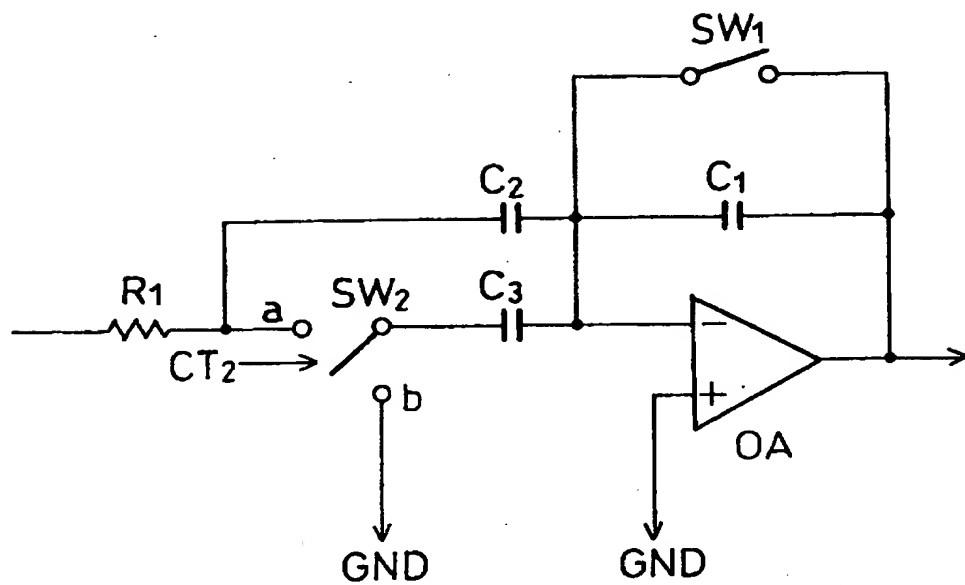
【図9】



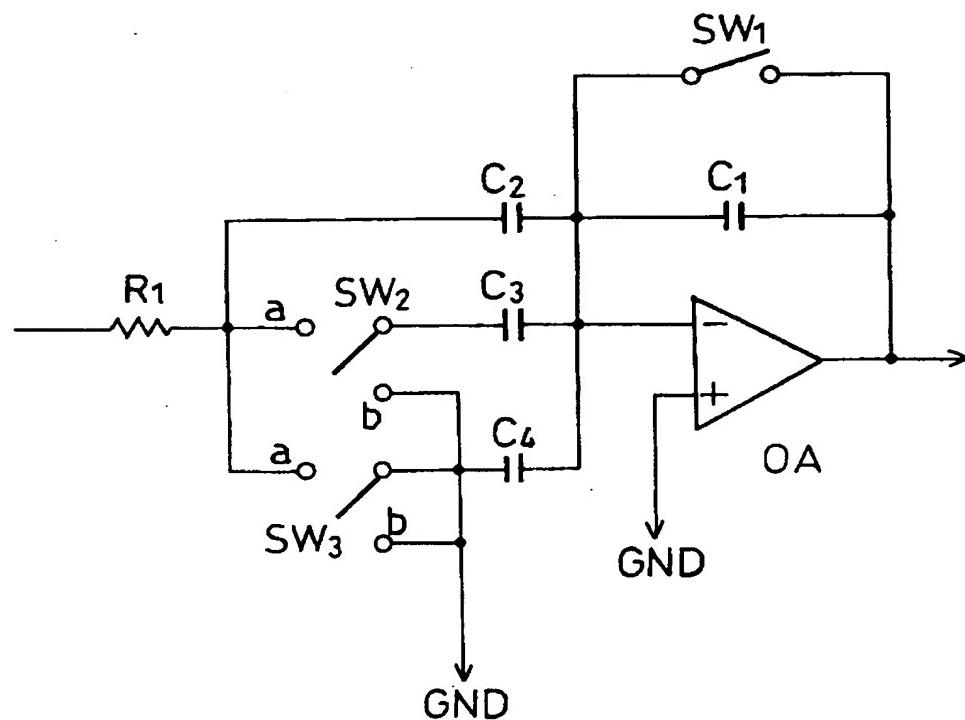
【図10】



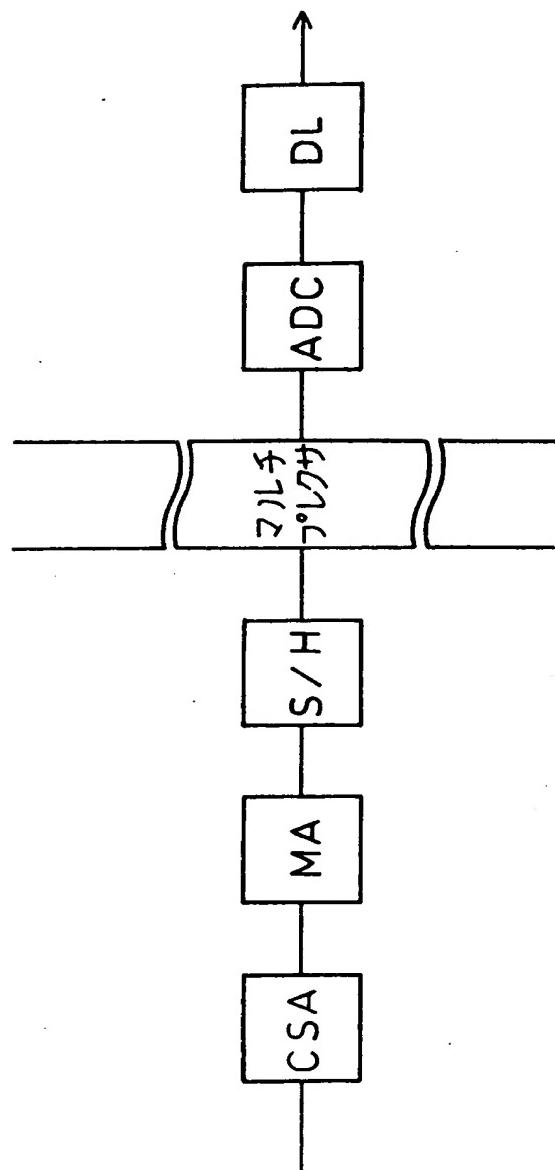
【図11】



【図12】



【図13】



【書類名】 要約書

【要約】

【課題】 電荷検出増幅器の後段に低域フィルタ回路を設け、さらにその後段に電圧増幅回路を設けた電荷量検出回路において、低域フィルタ回路を設けることによるチップサイズの増大を可能な限り圧縮し、かつそれによってチップコストの増大も可能な限り抑える。

【解決手段】 低域フィルタ回路を構成する要素の一部に、電圧増幅回路を構成する要素の一部を兼務させる。

【選択図】 図11

出願人履歴情報

識別番号 [000005049]

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 大阪府大阪市阿倍野区長池町22番22号
氏 名 シャープ株式会社